

Глава 7. Цифровые счетчики импульсов

Цифровым счетчиком называется устройство, осуществляющее счет числа входных импульсов и фиксирующее это число в каком-либо коде.

Основой любого счетчика является цепочка из нескольких триггеров с различными логическими связями между ними. Состояния триггеров и образуют выходной код счетчика, соответствующий числу импульсов.

Счетчики работают по циклическому принципу. Максимальное число входных импульсов, после которого счетчик возвращается в исходное состояние, называется *коэффициентом счета* $K_{сч}$, или *модулем счета*.

Если на вход счетчика подается серия импульсов, а выходной сигнал образуется только при появлении заданной кодовой комбинации (числа), то счетчик функционирует как *делитель числа импульсов*. Особенность делителя состоит в том, что он имеет один выход (обычно с последнего триггера), а промежуточные состояния счетчика не анализируются. В качестве делителей могут быть использованы как суммирующие, так и вычитающие счетчики.

Классификация счетчиков выполняется по различным признакам.

По коэффициенту счета различают:

- *двоичные счетчики*, в которых коэффициент счета $K_{сч}=2^N$, где N – число триггеров счетчика;
- *счетчики с произвольным коэффициентом счета* среди которых выделяют десятичные счетчики с $K_{сч}=10$.

По направлению счета входных импульсов счетчики делят на три группы:

- *суммирующие*, в которых с приходом каждого входного импульса в пределах счетного цикла к содержимому счетчика прибавляется единица;
- *вычитающие*, в которых с приходом каждого входного импульса содержимое счетчика уменьшается на единицу;
- *реверсивные*, в которых реализуются прямое и обратное направление счета.

По способу организации внутренних связей между триггерами выделяют:

- *счетчики с последовательным переносом*, или асинхронные счетчики, в которых входной импульс поступает только на первый триггер, а каждый последующий переключается выходным сигналом предыдущего;
- *счетчики с параллельным переносом*, или синхронные, в которых входные импульсы поступают на все триггеры счетчика одновременно;
- *кольцевые счетчики*, представляющие собой регистры сдвига замкнутые в кольцо, по которому под воздействием входных импульсов циркулирует одна или несколько кодовых единиц.

7.1. Кольцевые счетчики

Для построения кольцевых счетчиков можно применять все типы регистров сдвига. Наиболее простым получается кольцевой счетчик на D – триггерах (рис. 52).

В схеме четыре триггера замыкаются в кольцо с помощью обратной связи с выхода последнего триггера на вход первого. Счетные импульсы подаются на

тактовые входы всех триггеров. По этому признаку все кольцевые счетчики являются синхронными. Импульсом начальной установки первый триггер устанавливается в 1, остальные - в 0.

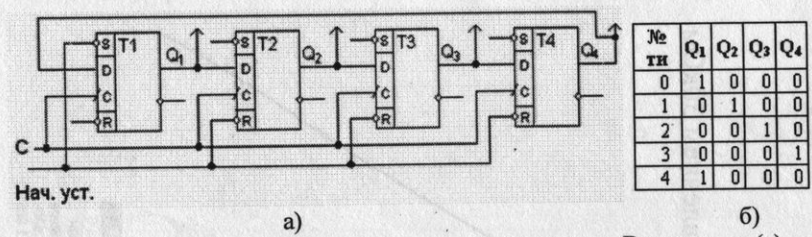


Рис. 52. Принципиальная схема кольцевого счетчика на D-триггерах (а), таблица работы схемы (б)

Входной импульс в этом счетчике выполняет роль продвигающего импульса. Логическая единица при подаче очередного продвигающего импульса передается в следующий по порядку триггер. Дойдя до конца регистра, логическая единица записывается в первый триггер, и счет повторяется. Из таблицы (рис. 52 б) видно, что коэффициент счета равен четырем, по количеству триггеров.

Достоинством кольцевых счетчиков является возможность замены одним устройством и счетчика с натуральным двоичным кодом, и дешифратора, а недостатком – большое количество элементов при большом $K_{сч}$. Число триггеров равно необходимому числу состояний счетчика ($N = n$).

Для увеличения коэффициента счета в кольцевых счетчиках используют дополнительные логические связи. В кольцевых счетчиках с логическими обратными связями могут быть получены все возможные комбинации состояний триггеров, кроме одной – нули во всех разрядах. Поэтому коэффициент счета может быть доведен до величины $N=2^{n-1}$ (где n – число триггеров). Но для такого счетчика уже необходим дешифратор.

На практике часто используется кольцевой счетчик Джонсона. Счетчик Джонсона, реализованный на четырех D-триггерах приведен на рис. 53. На D-входы всех триггеров, кроме первого, поданы сигналы с выходов предыдущих триггеров. На D-вход первого триггера подан сигнал с инверсного выхода последнего (перекрестная связь).

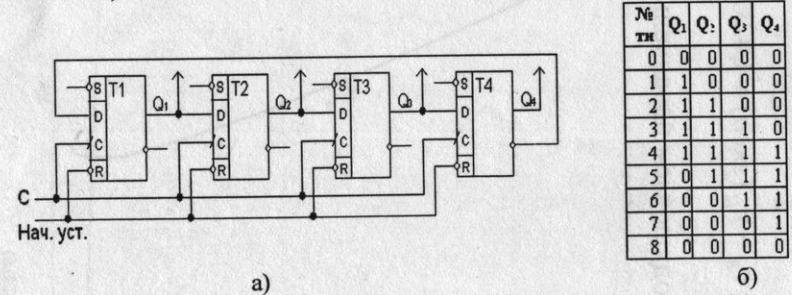


Рис. 53. Принципиальная схема кольцевого счетчика Джонсона (а), таблица его работы (б)

В отличие от простых кольцевых счетчиков счетчик Джонсона имеет коэффициент счета вдвое больший числа составляющих его триггеров. Например, если счетчик составлен из четырех триггеров (рис 53 а), то он будет иметь восемь устойчивых состояний (таблица на рис. 53 б). Как видно, при счете сначала от первого триггера распространяется «волна единиц», а затем – «волна нулей». Выходной код счетчика называют кодом Джонсона.

7.2. Двоичные счетчики с последовательным переносом (асинхронные)

Особенность организации счетчиков с последовательным переносом состоит в том, что счетная последовательность импульсов подается на тактовый вход только первого триггера. На тактовые входы остальных триггеров сигналы поступают с выхода предыдущего. Таким образом, эти счетчики являются асинхронными.

Наиболее легко двоичный асинхронный счетчик может быть построен путем последовательного соединения счетных Т-триггеров. Чтобы построить счетчик на других типах триггеров необходимо, во-первых, обеспечить работу триггера в счетном режиме, во-вторых, соединить триггеры последовательно, учитывая на какой перепад срабатывает триггер. Так, например, в суммирующем асинхронном счетчике, построенном на JK-триггерах, каждый триггер должен переключаться при переходе предыдущего триггера из 1 в 0.

На рисунке 54 представлена схема двоичного трехразрядного суммирующего счетчика с последовательным переносом (а) и таблица его состояний (б).

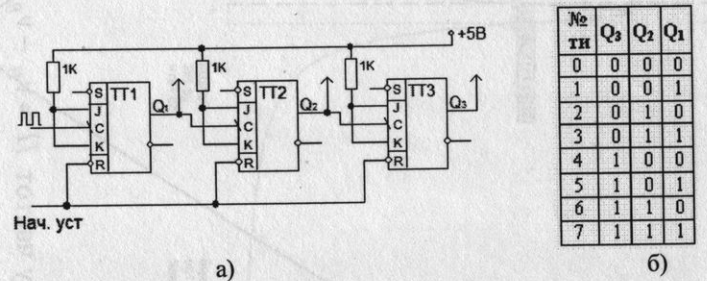


Рис. 54. Принципиальная схема двоичного суммирующего счетчика с последовательным переносом (а), таблица его состояний (б).

Схема счетчика реализована на JK-триггерах. Чтобы JK-триггер работал в счетном режиме необходимо на JK-входах обеспечить уровень лог. 1. С этой целью JK –входы через резистор с номиналом (1-1,5) кОм подсоединены к источнику питания. Поскольку JK-триггер срабатывает на перепад из 1 в 0 (по заднему фронту), то для запуска следующего триггера прямые входы предыдущих триггеров соединены с тактовыми входами последующих. При этом показания счетчика снимаются с прямых выходов триггеров $Q_3Q_2Q_1$.

Если поначалу во все триггеры счетчика записать лог. 0 (начальная установка), то при подаче счетных импульсов на вход первого триггера состояние счетчика будет изменяться в соответствии с таблицей на рис.54 б. Из таблицы видно, что

На рис. 55 представлена схема двоичного трехразрядного вычитающего счетчика с последовательным переносом на JK-триггерах (а) и таблица его состояний (б).

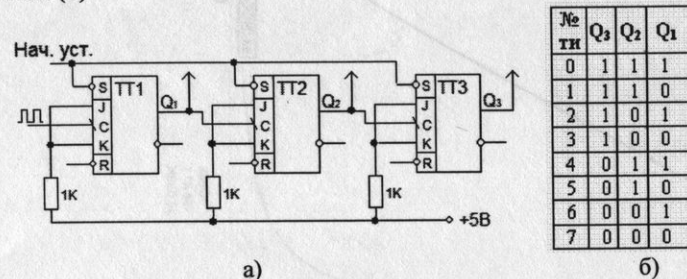


Рис. 55. Принципиальная схема двоичного вычитающего счетчика с последовательным переносом (а); таблица его состояний (б).

Из таблицы следует, что первый триггер изменяет свое состояние на каждый счетный импульс. Последующие триггеры реагируют на перепад из 0 в 1 на прямом выходе предыдущего триггера, в то время как на его инверсном выходе осуществляется переход из 1 в 0. Чтобы все JK-триггеры работали по перепаду из 1 в 0 в схеме на рис. 55 *а* тактовые входы триггеров более высокого разряда соединены с инверсными выходами триггеров предыдущего разряда. Начальная установка в схеме осуществляется по S-входам JK-триггеров.

7.3. Делители частоты

Основными отличиями делителей частоты от счетчиков являются:

– порядок изменения состояния триггеров в делителях, а, следовательно, тип счетчика не играет роли. Например, в равной мере в качестве делителей могут быть использованы как суммирующие, так и вычитающие счетчики.

На рис. 57 представлены осциллограммы работы суммирующего счетчика с коэффициентом счета восемь, из которых видно, что на выходе последнего, третьего триггера, происходит деление на восемь входной последовательности импульсов. Таким образом, если в счетчике на рис. 55 *а* использовать только один выход, с последнего триггера, его можно рассматривать как делитель с коэффициентом деления $K_{\text{дел}}=8$.



Рис. 57 Иллюстрация работы счетчика-делителя

К делителям частоты обычно относят счетчики, выполненные в виде интегральных схем, в которых не все выходы триггеров доступны пользователю.

7.4. Двоичные счетчики с параллельным переносом (синхронные)

Более быстродействующими являются счетчики с параллельным переносом, или синхронные, в которых переключение триггеров происходит одновременно, поскольку счетные импульсы подаются на все триггеры, и каждый из них срабатывает под воздействием входного импульса, а не сигнала с предыдущего триггера. Таким образом, счетчики должны быть построены так, чтобы на каждый счетный импульс срабатывали только определенные триггеры. Для этого необходимо использовать дополнительные логические связи между триггерами. Чтобы эти связи определить, нужно произвести синтез синхронного счетчика.

На рис. 58 *а* приведена таблица, в левой части которой отражена работа JK-триггера. В правой части таблицы приведены комбинации сигналов на входах *J* и *K*, обеспечивающие нужное срабатывание JK-триггера. Знак $\emptyset$ обозначает неопределенное (факультативное) состояние. Таким образом, вместо $\emptyset$ можно

записывать как 0, так и 1, что представляется удобным для минимизации логических функций.

$J_n K_n$	Q_{n+1}	$Q_n \rightarrow Q_{n+1}$	$J_n K_n$
0 0	Q_n	$0 \rightarrow 0$	$0 \emptyset$
1 0	1	$0 \rightarrow 1$	$1 \emptyset$
0 1	0	$1 \rightarrow 0$	$\emptyset 1$
1 1	$\bar{Q}_n$	$1 \rightarrow 1$	$\emptyset 0$

Рис. 58. Таблица работы JK-триггера (а); карта переходов двоичного синхронного счетчика (б)

Рассмотрим порядок построения синхронного счетчика на примере синтеза двоичного суммирующего четырехразрядного счетчика.

1. Составляется карта переходов синхронного счетчика. Для суммирующего счетчика это переходы от 0 до 15 и возвращение в нулевое состояние (рис. 58 б).

2. Заполняются карты Карно для каждого из триггеров счетчика (рис. 59). Переменными являются сигналы на выходах триггеров Q_1, Q_2, Q_3, Q_4 функциями – сигналы на входах J и K . В рассматриваемом случае количество триггеров должно быть четыре, т.к. количество состояний счетчика $16=2^4$, и поэтому заполняются четыре карты Карно.

$Q_2 Q_1$	00	01	11	10	00	01	11	10	00	01	11	10	00	01	11	10
$Q_4 Q_3$	10	01	01	10	00	10	01	00	00	00	10	00	00	00	00	00
01	10	01	01	10	00	10	01	00	00	00	01	00	00	00	10	00
11	10	01	01	10	00	10	01	00	00	00	01	00	00	00	10	00
10	10	01	01	10	00	10	01	00	00	00	10	00	00	00	00	00
	$J_1 K_1$				$J_2 K_2$				$J_3 K_3$				$J_4 K_4$			

Рис. 59. Карты Карно четырехразрядного синхронного суммирующего счетчика

В каждом квадрате карты Карно записывается комбинация на входах J и K , необходимая для нужного срабатывания триггера. В первой карте учитываются состояние первого триггера, во второй – второго и т.д.

3. Проводятся контуры для входов J и K , учитывая не только имеющиеся в карте 1, но и факультативные условия, после чего записываются минимизированные функции для JK-входов.

Так в первой карте Карно в каждом квадрате по входам J и K стоят 1 или 0. Таким образом, возможно объединить в контур 16 квадратов, в которых есть 1 и 0, то есть 2^4 единиц, тем самым исключив все четыре переменные. Получается уравнение $J_1=K_1=1$ для входов первого триггера.

Во второй карте общим контуром для J и K входов является средний контур из восьми единиц, или 2^3 . Таким образом, исключается три переменные, а уравнение имеет вид $J_2=K_2=Q_1$.

Аналогичным образом для третьей и четвертой карты проводятся контуры соответственно из четырех и двух единиц и записываются уравнения для JK-триггеров третьего и четвертого триггеров:

$$J_3=K_3=Q_1 Q_2$$

$$J_4=K_4=Q_1 Q_2 Q_3.$$

4. Строится схема счетчика с учетом полученных логических связей. Для их организации используются два логических элемента И (рис. 60).

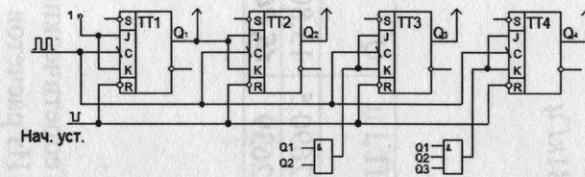


Рис. 60. Принципиальная схема четырехразрядного двоичного синхронного суммирующего счетчика

Аналогичным образом можно выполнить синтез синхронного вычитающего счетчика, в котором последовательность счета будет обратной: от 15 до 0.

После выполнения всех этапов синтеза получатся уравнения для JK-входов триггеров:

$$J_1=K_1=1; J_2=K_2=\bar{Q}_1; J_3=K_3=\bar{Q}_1 \bar{Q}_2; J_4=K_4=\bar{Q}_1 \bar{Q}_2 \bar{Q}_3.$$

Из уравнений видно, что в вычитающем счетчике на JK-входы последующих триггеров сигналы подаются с инверсных выходов предыдущих триггеров.

На рис. 61 приведена схема четырехразрядного двоичного синхронного вычитающего счетчика, построенного на JK-триггерах К155ТВ1 с встроенными элементами 3И на входах J и K . Перед началом работы импульсом начальной установки по S -входам счетчик устанавливается в состояние 1111.

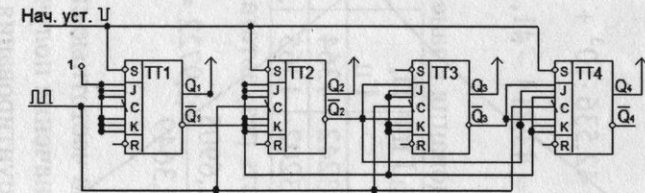


Рис. 61 Принципиальная схема четырехразрядного двоичного синхронного вычитающего счетчика на микросхемах К155ТВ1

Как видно, синтез синхронных счетчиков требует необходимых знаний, умений и навыков. Построение счетчиков на триггерах выполняют лишь тогда, когда счет производится в каком-либо коде, отличном от двоичного или от двоично-десятичного, поскольку последние выпускаются промышленностью в интегральном исполнении (микросхемы ИЕ7 и ИЕ6 соответственно). Используя эти микросхемы, можно получить счетчик любой разрядности и на любой коэффициент счета.

7.5. Интегральные счетчики

Электронной промышленностью выпускаются интегральные микросхемы, в которых счетчики представлены в одном корпусе. К ним относятся интегральные схемы типа ИЕ1 – ИЕ21.

Рассмотрим построение, алгоритм функционирования и некоторые особенности практического использования интегральных счетчиков на примере микросхем 555IE2 и 555IE5.

На рис. 62 представлена схема интегрального счетчика 555IE2.

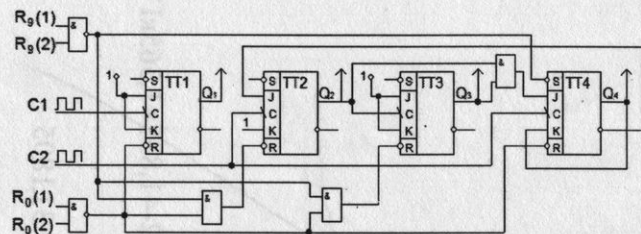


Рис. 62 Принципиальная схема счетчика 555IE5

Из рис. 62 следует, что микросхема 555IE2 содержит:

- счетчик с коэффициентом счета $K_{сч}=2$, выполненный на триггере ТТ1, который сигналами $J=K=1$ установлен в счетный режим. Счетчик может работать самостоятельно, так как в микросхеме предусмотрены тактовый вход C_1 для подачи счетной последовательности импульсов и выход Q_1 ;
- счетчик с коэффициентом счета $K_{сч}=5$, выполненный на триггерах ТТ2, ТТ3, ТТ4 и логическом элементе И, связывающем выход триггера ТТ3 и J -вход триггера ТТ4. Для этого счетчика также имеется свой тактовый вход C_2 и три выхода Q_2 , Q_3 , Q_4 ;
- остальные логические элементы И-НЕ и И, обеспечивают требуемую начальную установку и режим счета. На входы R_0 первого элемента И-НЕ подаются сигналы для предварительной установки триггеров ТТ4, ТТ3, ТТ2, ТТ1 в состояние 1, 0, 0, 1. Два входа R_0 второго элемента И-НЕ служат для сброса триггеров счетчика в ноль. Из схемы следует, что управление по установочным входам осуществляется подачей лог. 1 на эти входы.

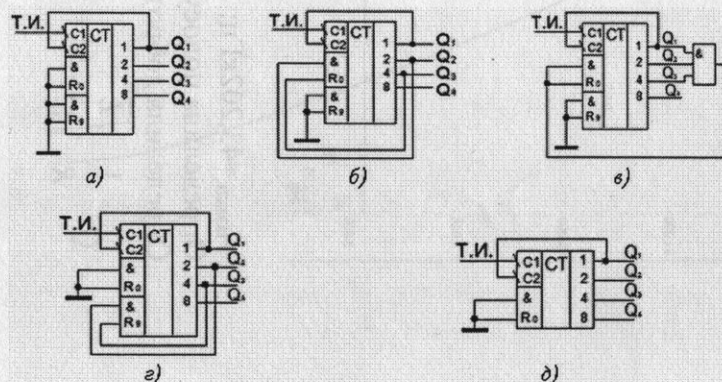


Рис. 63 Счетчики с $K_{сч}=10$ (а), с $K_{сч}=6$ (б), $K_{сч}=7$ (в), и делитель с $K_{дел}=7$ (г) на базе микросхемы 555IE2; счетчик с $K_{сч}=16$ на микросхеме 555IE5 (д)

Используя установочные входы микросхемы 555IE2, можно организовать счетчики с любым, включая $K_{сч}=10$, коэффициентом счета. Чтобы построить счетчик с $K_{сч}=10$ достаточно выход Q_1 первого триггера соединить с тактовым входом C_2 , а счетные импульсы подавать на вход C_1 . На установочные входы R_0 и R_9 необходимо подать разрешающий уровень соединив их с «землей». На рис. 63 а показано условное графическое обозначение ИМС 555IE2, организованной в режиме счета до 10. На условном графическом обозначении счетчиков ставятся буквы СТ.

7.6. Построение счетчика с произвольным коэффициентом счета

Для построения счетчика с произвольным коэффициентом счета используют способ управляемого сброса. Этот способ базируется на организации обратных логических связей, осуществляющих принудительное возвращение счетчика в исходное нулевое состояние. Это происходит после того, как счетчик пройдет число состояний, равное коэффициенту счета. Например, для построения счетчика с $K_{сч}=6$ входы R_0 соединяют с выходами Q_2 , Q_3 , на которых появляются единицы в момент прихода комбинации 0110 (число 6). При этом почти мгновенно происходит сброс счетчика в нулевое состояние (рис. 63 б), а комбинация числа 6 на выходах счетчика не наблюдается. Не всегда количество единиц в коде коэффициента счета равно количеству входов, осуществляющих сброс счетчика. Поэтому, в общем случае счетчик дополняется элементом И, который по состоянию выходов Q_n обнаруживает код конца счета, после чего по цепи R_0 сбрасывает счетчик в нулевое состояние (рис. 63 в). Число входов элемента И зависит от кода конца счета. В случаях счетчика с $K_{сч}=7$ это элемент ИИ. Достоинством этого способа является естественная двоичная последовательность кодов от 0 до K , что позволяет использовать этот способ для построения счетчиков и делителей.

Когда счетчик работает в роли делителя числа импульсов, последовательность операций счета становится несущественной. Важно, сколько импульсов прошло, прежде чем на выходе появится импульс с частотой в несколько раз меньшей. Тогда организация счетчиков – делителей становится еще проще, в частности делитель с $K_{дел}=7$ можно построить на базе ИМС 555IE2 без дополнительных логических элементов. Для этого нужно соединить выходы Q_2 , Q_3 счетчика с установочными входами R_9 . При этом комбинация «шестерки» 0110 преобразуется в комбинацию «девятки» 1001, после которой счетчик автоматически сбрасывается в ноль (рис. 63 г).

Интегральный счетчик 555IE5 имеет принципиальную схему, аналогичную схеме счетчика 555IE2. В ней один из четырех триггеров обособлен и является счетчиком с $K_{сч}=2$. У микросхемы есть вход C_1 и выход Q_1 этого счетчика. На остальных трех триггерах реализован счетчик с $K_{сч}=8$. У него в корпусе есть свой тактовый вход C_2 и выходы Q_2 , Q_3 , Q_4 . Схема 555IE5 имеет только два установочных входа R_0 , которыми все четыре триггера устанавливаются в нулевое состояние.

Если соединить выход первого счетчика Q_1 с тактовым входом второго, то можно получить двоичный четырехразрядный асинхронный счетчик с $K_{сч}=16$. Входы сброса при этом необходимо соединить с «землей» (рис.63 д).

Для построения счетчиков – делителей с коэффициентами счета (деления) больше 10 и 16 используют несколько микросхем 555IE2 или 555IE5. Но чаще всего такие счетчики строят на двоично-десятичных счетчиках, в которых удобно индцировать состояние счетчика в десятичной системе счисления.

Схема счетчика-делителя с $K_{дел}=75$ приведена на рис.64 а. В ней использованы два синхронных счетчика на 555IE2 с $K_{сч}=10$. Первый счетчик считает единицы, второй – десятки. Когда второй счетчик досчитает до 7, а первый до пяти, первая схема И выделит эти комбинации и осуществит сброс по входу R_0 через логический элемент ИЛИ. Элемент ИЛИ используется для начальной установки счетчика, например, при включении питания. Выходной сигнал в этой схеме можно снимать с выхода Q_3 второго счетчика в виде перепада из 1 в 0, либо с выхода ячейки И в виде короткого положительного импульса.

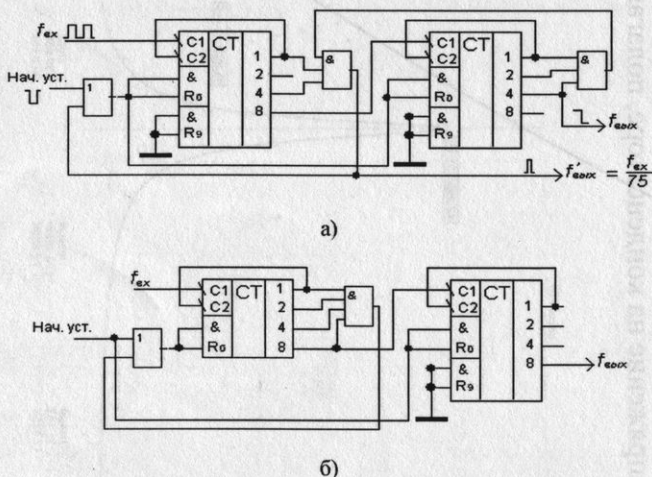


Рис. 64 Схема делителя с $K_{сч}=75$ на базе ИМС 555IE2(а);
схема делителя с $K_{сч}=75$ на базе ИМС 555IE5 и 555IE2 (б).

При использовании схем только в качестве делителей, когда промежуточные состояния не анализируются и порядок счета не важен, требуемый коэффициент деления разбивают на сомножители $K_{дел}=K_1 \cdot K_2 \cdot \dots \cdot K_n$, а схему строят путем последовательного соединения счетчиков с коэффициентами счета $K_1 \cdot K_2 \cdot \dots \cdot K_n$. Часто при таком способе требуется меньшее число ИМС для заданного $K_{дел}$. Особенно желательно выделять сомножители 5, 8, 6, 10, 12, 16, то есть те, на которые есть готовые счетчики. Таким образом, если коэффициент деления 75 представить в виде произведения $K_{дел} = 15 \cdot 5$, то получится схема делителя, как на рис. 64 б.